

DIALOG(R)File 351:Derwent WPI

(c) 2002 Derwent Info Ltd. All rts. reserv.

012769817 **Image available**

WPI Acc No: 1999-576040/ 199949

XRPX Acc No: N99-425199

Integrated circuit chip mounting procedure for use during manufacture of IC card - involves connecting peripheral end of coil pattern and one of electrodes of IC chip via jumper wiring

Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD (MATU); MATSUSHITA DENKI SANGYO KK (MATU); MATSUSHITA ELECTRONICS CORP (MATE)

Inventor: AKIGUCHI T; HARADA Y; MURAKAMI S; OKU M; SATO K; TSUKAHARA N; YOKOMAKURA M

Number of Countries: 003 Number of Patents: 003

Patent Family:

| Patent No | Kind | Date | Applicat No | Kind | Date | Week |
|-----------------------|------|----------|---------------|------|----------|----------|
| JP 11250214 | A | 19990917 | JP 9849910 | A | 19980303 | 199949 B |
| CN 1234567 | A | 19991110 | CN 99102061 | A | 19990303 | 200012 |
| <u>US 20020026703</u> | A1 | 20020307 | US 99257268 | A | 19990225 | 200221 |
| | | | US 2001983811 | A | 20011026 | |

Priority Applications (No Type Date): JP 9849910 A 19980303

Patent Details:

| Patent No | Kind | Lan | Pg | Main IPC | Filing Notes |
|----------------|------|-----|----|--------------|--------------------------------|
| JP 11250214 | A | | 10 | G06K-019/077 | |
| CN 1234567 | A | | | G06K-019/07 | |
| US 20020026703 | A1 | | | H01F-007/06 | Div ex application US 99257268 |

Abstract (Basic): JP 11250214 A

NOVELTY - The IC component is arranged on the circuit pattern so that polar zone is connected with circuit pattern. The electrode (7b) of IC chip (4) is electrically connected to peripheral end of circuit pattern (2) printed by conductive paste, on a base (1a) via jumper wiring (8). DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for describing the manufacturing method of IC chip.

USE - For mounting IC chip in IC card.

ADVANTAGE - As conductive paste is used for placing circuit pattern on the base, anisotropic conductive sheet is not required, thereby reducing the manufacturing cost. Low temperature mounting of component is enabled using simple technique. Reduces size of IC card since it is unnecessary to form several coil patterns between terminals of IC chip. DESCRIPTION OF DRAWING(S) - The figure indicates top view of IC card. (1a) Base; (2) Circuit pattern; (4) IC chip; (7b) Electrode; (8) Jumper wiring .

Dwg.1/13

Title Terms: INTEGRATE; CIRCUIT; CHIP; MOUNT; PROCEDURE; MANUFACTURE; IC; CARD; CONNECT; PERIPHERAL; END; COIL; PATTERN; ONE; ELECTRODE; IC; CHIP; JUMPER; WIRE

Derwent Class: P76; T04; V04

International Patent Class (Main): G06K-019/07; G06K-019/077; H01F-007/06

International Patent Class (Additional): B42D-015/10; H05K-003/30; H05K-003/32

File Segment: EPI; EngPI

Manual Codes (EPI/S-X): T04-K; V04-R04

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-250214

(43)公開日 平成11年(1999) 9月17日

(51)Int.Cl.⁹ 識別記号

G 0 6 K 19/077

B 4 2 D 15/10

H 0 5 K 3/32

5 2 1

F I

G 0 6 K 19/00

B 4 2 D 15/10

H 0 5 K 3/32

K

5 2 1

Z

審査請求 未請求 請求項の数11 O L (全 10 頁)

(21)出願番号 特願平10-49910

(22)出願日 平成10年(1998) 3月3日

(71)出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 奥 光正

大阪府高槻市幸町1番1号 松下電子工業

株式会社内

(72)発明者 秋口 尚士

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74)代理人 弁理士 森本 義弘

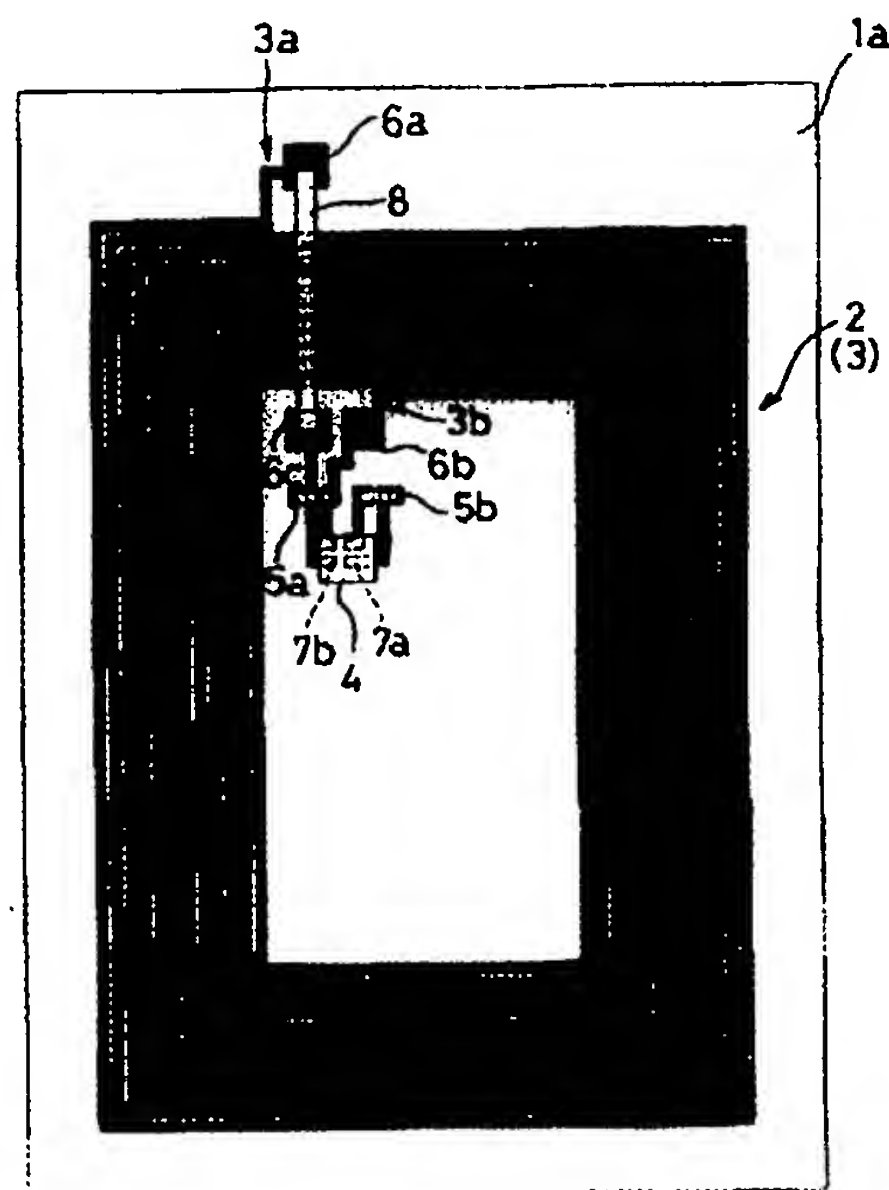
最終頁に続く

(54)【発明の名称】 部品の実装方法とICカード及びその製造方法

(57)【要約】

【課題】 工程数が短縮でき、生産性が良く低コスト化が図れ、しかも小チップ化の図れる部品の実装方法とICカード及びその製造方法を提供する。

【解決手段】 第1の基材1aに形成されたコイルパターン2の内周端3bにコイル3から受けた信号を処理するICチップ4の第1の電極7aを接続する。コイルパターン2の外周端3aとICチップ4の第2の電極7bとをジャンパー配線手段8を介して接続する。



【特許請求の範囲】

【請求項1】基材に導電性ペーストにて回路パターンを印刷し、電極部が回路パターンと接続するよう前記回路パターンの上に部品を配置して、前記導電性ペーストを硬化させて電極部と回路パターンとを電気的に接続して回路形成する部品の実装方法。

【請求項2】基材に導電性ペーストにて回路パターンを印刷し、電極パッドにバンパが形成された部品の電極部が回路パターンと接続するよう前記回路パターンの上に部品を配置して、前記導電性ペーストを硬化させて電極部と回路パターンとを電気的に接続して回路形成する部品の実装方法。

【請求項3】バンパが金属あるいはメッキからなる請求項2記載の部品の実装方法。

【請求項4】コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードであって、基材上に形成されたコイルパターンの内周端にコイルから受けた信号を処理するICチップの第1の電極を接続し、コイルパターンの外周端と前記ICチップの第2の電極とをジャンパー配線手段を介して接続したICカード。

【請求項5】ジャンパー配線手段が、中間部が絶縁被覆され両端に導電部が露出した電線、または金属薄膜を絶縁シートに付けた箔体である請求項4記載のICカード。

【請求項6】コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造するに際し、

基材に導電性ペーストにてコイルパターンを含む回路パターンを印刷し、電極部が回路パターンと接続するよう前記回路パターンの上にICチップを配置し、コイルを跨いで前記コイルの外周端の電極パッドとICチップから引き出された電極パッドまたは前記ICチップへの信号ラインとを前記導電性ペーストを硬化する前に接続するジャンパー配線手段を配置して前記導電性ペーストを硬化するICカードの製造方法。

【請求項7】コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造するに際し、

基材に導電性ペーストにてコイルパターンを含む回路パターンを印刷し、電極部が回路パターンと接続するよう前記回路パターンの上にICチップを配置し、導電性ペーストを硬化させた後に、コイルを跨いで前記コイルの外周端の電極パッドとICチップから引き出された電極パッドとを接続するジャンパー配線手段を配置するICカードの製造方法。

【請求項8】ジャンパー配線手段を跨ぐコイル部分にコイルの外周端の電極パッドとICチップから引き出された電極パッドとを繋ぐパターンを絶縁インクにて印刷し、前記パターンに重ねて導電性インクを印刷して構成

した請求項7記載のICカードの製造方法。

【請求項9】コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造するに際し、

第1の基材に導電性ペーストにてコイルパターンを含む回路パターンを印刷し、電極部が回路パターンと接続するよう前記回路パターンの上にICチップを配置して前記導電性ペーストを硬化し、

前記第1の基材の上にラミネートされる第2の基材の、前記第1の基材に形成されたコイルを跨いで前記コイルの外周端の電極パッドとICチップから引き出された電極パッドとを接続する部分に対応する箇所には導電性ペーストを印刷してジャンパー配線手段を形成し、

前記コイルの外周端の電極パッドとICチップから引き出された電極パッドとに対応する位置に連通孔が形成された絶縁フィルムを介装して、この第2の基材を前記第1の基材と貼り合わせて硬化して前記第1の基材の電極部と前記第2の基材の導電性ペーストとを接続するICカードの製造方法。

【請求項10】コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造するに際し、

基材に導電性ペーストにて回路パターンを印刷し、電極部が回路パターンと接続するよう未硬化の前記回路パターンの上にICチップを配置し、

前記導電性ペーストを硬化し、線材を巻回して構成されたコイルの両端部をそれぞれ前記回路パターンに電気接続するICカードの製造方法。

【請求項11】コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造するに際し、

基材に導電性ペーストにて回路パターンを印刷し、電極部が回路パターンと接続するよう未硬化の前記回路パターンの上にICチップを配置し、

線材を巻回して構成されたコイルの両端部を未硬化の前記回路パターンに配置し、

前記導電性ペーストを硬化するICカードの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、導電性ペーストを用いた部品の実装方法とICカード及びその製造方法に関するものである。

【0002】

【従来の技術】従来より、コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造する際には、コイルとして、銅の巻き線コイルや、銀ペーストなどの導体ペーストを印刷したものや、銅箔などの金属箔をエッチングしたコイルなどが用いられており、なかでも導体ペーストを印刷して回路パターンを形成する方法が盛んになっている。

【0003】図10～図13は、従来のICカードおよびその製造方法を示す。図10に示すように、従来のICカードは、第1の基材1aに導電性ペーストにてコイルパターン2が形成され、このコイルパターン2の外周端3aに設けられた接続パッド6と内周端3bに設けられた接続パッド6とがICチップ4の電極部と電氣的に接続される構成となっている。

【0004】その製造工程は、図11に示すように、まずステップ1では、第1の基材1aの表面に導電性ペーストにてコイルパターン2を含む回路パターンを印刷する。ステップ2では、印刷した回路パターンを120℃の温度で10分間加熱して導電性ペーストを硬化する。

【0005】ステップ3では、図12(a)に示すように、回路パターンの接続パッド6に異方導電性シート9を貼り付ける。ステップ4では、異方導電性シート9を100℃で5秒間加熱して仮圧着する。

【0006】ステップ5では、仮圧着した異方導電性シート9に、ICチップ4やコンデンサなどの部品をマウントする。部品16の実装面には、図12(b)に示すように電極パッド7を介してバンパ10が形成されており、図12(c)に示すようにバンパ10と接続パッド6とが異方導電性シート9を介して電氣的に接続される。

【0007】特にICチップ4は、上述のようにコイルパターン2の外周端3aと内周端3bとに設けられた接続パッド6と、ICチップ4の電極パッド7とが電氣的に接続するように配置する。

【0008】なお、バンパ10はワイヤボンディング法やメッキ法、具体的には半田、金、銀、銅を用いたメッキ法にて形成されたものが用いられる。ステップ6では、200℃の温度で30秒間加熱して、図12(d)に示すように異方導電性シート9を硬化して部品16を本圧着する。

【0009】そして、ステップ7では、第1の基材1aに第2の基材を貼り合わせてラミネート処理することにより、図13に示すように、接続パッド6と部品16に設けられたバンパ10とが異方導電性シート9を介して電氣的に接続されたICカードが得られる。5はコイルパターン2に並列接続されるコンデンサ、1bは第2の基材を示す。

【0010】

【発明が解決しようとする課題】しかし、上記の第1の基材1aや第2の基材1bには、一般にポリエチレンテレフタレートや塩化ビニルなどの安価な熱可塑性樹脂が使用されており、上記従来の製造工程ではステップ7において異方導電性シート9を本圧着する際の温度が200℃以上と高温であるため、耐熱性に劣るこれらの基材が劣化しやすいという問題がある。

【0011】また、上記熱可塑性樹脂に替えて耐熱性に優れた基材を使用すると、コスト高になるという問題が

ある。また、異方導電性シートを用いて部品を固定するため接続抵抗値が大きくなり、工程数が多く、生産性が悪くコスト高になるという問題がある。なお、異方導電性シートの代わりに異方導電性粒子を用いた場合も同様である。

【0012】また、ステップ5における部品16の実装に際しては、コイルパターン2の外周端3aと内周端3bとは一筆書きでは繋がない構造となっているため、図10に示すようにICチップ4の端子の間に複数本のコイルパターン2を引き回す必要があるという問題がある。

【0013】本発明は前記問題点を解決し、工程数が短縮でき、生産性が良く低コスト化が図れ、しかも小チップ化の図れる部品の実装方法とICカード及びその製造方法を提供するものである。

【0014】

【課題を解決するための手段】本発明の部品の実装方法は、導電性ペーストが硬化する前の回路パターンの上に実装すべき部品を置いて、導電性ペーストを硬化させて実装することを特徴とする。

【0015】この本発明によると、工程数が短縮でき、生産性が良く、また部品の低温実装が可能となるため低コスト化が図れ、しかもICチップの小型化に寄与できる。

【0016】

【発明の実施の形態】請求項1記載の部品の実装方法は、基材に導電性ペーストにて回路パターンを印刷し、電極部が回路パターンと接続するよう前記回路パターンの上に部品を配置して、前記導電性ペーストを硬化させて電極部と回路パターンとを電氣的に接続して回路形成する。

【0017】この構成によると、部品の低温実装が可能となり、また工程数の削減が図れコストダウンが実現できる。請求項2記載の部品の実装方法は、基材に導電性ペーストにて回路パターンを印刷し、電極パッドにバンパが形成された部品の電極部が回路パターンと接続するよう前記回路パターンの上に部品を配置して、前記導電性ペーストを硬化させて電極部と回路パターンとを電氣的に接続して回路形成することを特徴とする。

【0018】請求項3記載の部品の実装方法は、請求項2において、バンパが金属あるいはメッキからなることを特徴とする。請求項4記載のICカードは、コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードであって、基材上に形成されたコイルパターンの内周端にコイルから受けた信号を処理するICチップの第1の電極を接続し、コイルパターンの外周端と前記ICチップの第2の電極とをジャンパー配線手段を介して接続したことを特徴とする。

【0019】この構成によると、ICチップの小型化が可能となり、また、ICチップとコンデンサとをマウン

トする設備の共用化が可能となる。請求項5記載のICカードは、請求項4において、ジャンパー配線手段が中間部が絶縁被覆され両端に導電部が露出した電線、または金属薄膜を絶縁シートに付けた箔体であることを特徴とする。

【0020】請求項6記載のICカードの製造方法は、コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造するに際し、基材に導電性ペーストにてコイルパターンを含む回路パターンを印刷し、電極部が回路パターンと接続するよう前記回路パターンの上にICチップを配置し、コイルを跨いで前記コイルの外周端の電極パッドとICチップから引き出された電極パッドまたは前記ICチップへの信号ラインとを前記導電性ペーストを硬化する前に接続するジャンパー配線手段を配置して前記導電性ペーストを硬化することを特徴とする。

【0021】この構成によると、ICカードの小型化が可能となる。請求項7記載のICカードの製造方法は、コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造するに際し、基材に導電性ペーストにてコイルパターンを含む回路パターンを印刷し、電極部が回路パターンと接続するよう前記回路パターンの上にICチップを配置し、導電性ペーストを硬化させた後に、コイルを跨いで前記コイルの外周端の電極パッドとICチップから引き出された電極パッドとを接続するジャンパー配線手段を配置することを特徴とする。

【0022】請求項8記載のICカードの製造方法は、請求項7において、ジャンパー配線手段を跨ぐコイル部分にコイルの外周端の電極パッドとICチップから引き出された電極パッドとを繋ぐパターンを絶縁インクにて印刷し、前記パターンに重ねて導電性インクを印刷して構成したことを特徴とする。

【0023】この構成によると、ICカードの薄型化が可能となり、また乾燥時間が短いため生産性を向上させることができる。請求項9記載のICカードの製造方法は、コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造するに際し、第1の基材に導電性ペーストにてコイルパターンを含む回路パターンを印刷し、電極部が回路パターンと接続するよう前記回路パターンの上にICチップを配置して前記導電性ペーストを硬化し、前記第1の基材の上にラミネートされる第2の基材の、前記第1の基材に形成されたコイルを跨いで前記コイルの外周端の電極パッドとICチップから引き出された電極パッドとを接続する部分に対応する箇所には導電性ペーストを印刷してジャンパー配線手段を形成し、前記コイルの外周端の電極パッドとICチップから引き出された電極パッドとに対応する位置に連通孔が形成された絶縁フィルムを介装して、この第2の基材を前記第1の基材と貼り合わせ

て硬化して前記第1の基材の電極部と前記第2の基材の導電性ペーストとを接続することを特徴とする。

【0024】請求項10記載のICカードの製造方法は、コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造するに際し、基材に導電性ペーストにて回路パターンを印刷し、電極部が回路パターンと接続するよう未硬化の前記回路パターンの上にICチップを配置し、前記導電性ペーストを硬化し、線材を巻回して構成されたコイルの両端部をそれぞれ前記回路パターンに電気接続することを特徴とする。

【0025】請求項11記載のICカードの製造方法は、コイルとICチップとを内蔵し、前記コイルを介して外部とデータの授受を行う非接触ICカードを製造するに際し、基材に導電性ペーストにて回路パターンを印刷し、電極部が回路パターンと接続するよう未硬化の前記回路パターンの上にICチップを配置し、線材を巻回して構成されたコイルの両端部を未硬化の前記回路パターンに配置し、前記導電性ペーストを硬化することを特徴とする。

【0026】以下、本発明の各実施の形態について、図1～図8を用いて説明する。なお、上記従来例と同様をなすものについては同一の符号を付けて説明する。

(実施の形態) 図1～8は、本発明の(実施の形態)を示す。

【0027】図1に示すように、この(実施の形態)のICカードは、コイルとこのコイルを介しての信号の授受に必要な処理を実行するICチップ4などで構成されており、上記従来例を示す図10とは次の点が異なっている。第1の基材1aに形成されたコイルパターン2の内周端3bの接続パッド6bには、ICチップ4の第1の電極パッド7aがセットされ、コイルパターン2の外周端3aの電極パッド6aとICチップ4の第2の電極パッド7bとはジャンパー配線手段8を介して接続されるよう構成されている。

【0028】なお、コイルパターン2は以下のような手順で硬化することによってアンテナ用のコイルとして作用する。以下の説明では硬化後のコイルパターン2の部分をコイル3として説明する。5aはコイル3と並列に接続される共振用コンデンサ、5bはコイル3を介して受信した電力を蓄積する電源用コンデンサであり、このICカードは電源用コンデンサ5bの電力で動作する。

【0029】このICカードの製造工程を図2に示す。ステップ1では、第1の基材1aの表面に導電性ペーストにてコイルパターン2を含む回路パターンを印刷する。

【0030】図3は印刷された回路パターンを示し、矢印Aで示されるようにコイルパターン2にはコイルが形成される。また、コイルパターン2の内側には、矢印Bで示されるIC実装部が形成されており、コイルパター

ン2の外周端3aと、IC実装部に続く部分には、矢印Cで示されるコンデンサ実装部が形成される。

【0031】第1の基材1aおよび後述の第2の基材1bには、ポリエチレンテレフタレート、塩化ビニル、アクリロニトリルブタジエンスチレン、ポリカーボネートなどからなる厚さ0.1~0.5mm程度のものが用いられる。

【0032】導電性ペーストとしては、銀ペーストが好適に使用できる。導電性ペーストの印刷は、スクリーン印刷やオフセット印刷やグラビア印刷などによって行われ、例えば165メッシュ/インチのマスクを介して乳剤の厚みを10 μ mとする方法により形成する。

【0033】ステップ2では、ICチップ4や、表面実装用のコンデンサ5a、5bや、ジャンパー配線手段8などの部品16が実装される。具体的には、矢印Bで示されるIC実装部にICチップ4を実装し、矢印Cで示されるコンデンサ実装部に電源用コンデンサ5aと共振用コンデンサ5bとを実装する。また、コイルパターン2の外周端3aの接続パッド6aとICチップ4の第2の電極パッド7bとを繋ぐようにジャンパー配線手段8を設ける。

【0034】これらの部品を所定位置に実装するに際し、上記従来例では硬化した後の接続パッド6に異方導電性シート9を介して部品16をマウントしたが、この（実施の形態）では、部品16を硬化する前の接続パッド6にマウントする。

【0035】なお、ICチップ4には上記従来例と同様に、第1の電極パッド7aおよび第2の電極パッド7bには、バンプ10が形成されており、図4に示すように、第1の電極パッド7a及び第2の電極パッド7bは、それぞれバンプ10a、10bを介して接続パッド6にマウントする。

【0036】また、ジャンパー配線手段8は、図5に示すように、導電体からなる導通部の中間部を絶縁体にて被覆した被覆部11を有し、両端に導電部12が露出して構成され、その厚さが約0.1mmの薄型のものが使用される。このジャンパー配線手段8の両端の導電部12を接続パッド6a、6cにマウントする。

【0037】ステップ3では、導電性ペーストを硬化して、ステップ2でマウントした部品16を固定する。このように導電性ペーストの硬化だけで、回路パターンを安定にすることに加え、部品との電気的接続の確保とが実現できる。

【0038】ステップ4では、上記のように構成された第1の基材1aに第2の基材1bを対向させ、フィルム材にてラミネートし、熱プレスによるカード化を行う。ラミネート材としては、ポリエチレンテレフタレートや塩化ビニル、ABSやポリカーボネートなどが用いられる。

【0039】得られたICカードの仕上がり形状を図6

の模式図に示す。図6に示すように、上記従来例を示す図13と異なり、この（実施の形態）では、部品16の実装は、接続パッド6と部品16との間に異方導電性シート9を設けずに、硬化前の導電性ペーストからなる接続パッド6に直接に部品16をマウントするため、製造工程が短縮され、生産性が向上する。

【0040】また、コイルパターン2の外周端3aと内周端3bとを接続するジャンパー配線手段8が設けられているため、上記従来例を示す図10とは異なり、ICチップ4の端子の間に複数本のコイルパターン2を引き回す必要がないため、ICカードの小型化を図ることができる。

【0041】なお、上記（実施の形態）では、バンプ10a、10bの設けられたICチップ4を実装したが、本発明はこれに限定されるものではなく、図7に示すように第1の電極パッド7aと第2の電極パッド7bを直接に接続パッド6と接触する構成としてもよい。

【0042】このような構成とすると、バンプ10がないため、部品の低温実装が可能となり、また工程数の削減が図れコストダウンが実現できる。また、接続抵抗値の低下も図れる。

【0043】また、上記実施の形態では、導電ペーストを硬化する前にジャンパー配線手段8をマウントしたが、導電ペーストを硬化した後にジャンパー配線手段8を設けてもよい。

【0044】また、上記（実施の形態）では、ジャンパー配線手段8として、図5に示すように構成されたものをを用いたが、これに代わって、ポリエチレンテレフタレートなどの絶縁シートからなる厚さ20 μ m程度の絶縁シートに、銅や金やアルミニウムなどの金属を蒸着させた絶縁シートと導電箔とからなる厚さ20~30 μ mの薄い積層シートをジャンパー配線手段8として用いても同様の効果が得られる。

【0045】積層シートからなるジャンパー配線手段8は、絶縁シートが第1の基材1a側で導電箔が上面となるようにして接続パッド6aと接続パッド6cの間を繋ぐように配置し、熱溶着する。そして、上に露出している導電箔の部分を覆うようにさらに別の絶縁シートを配置する。

【0046】このような構成とすることで、熱溶着によって接続パッド6a、6cの相互間が導電箔により電気的に接続される。また、導電箔の下部に設けられた絶縁シートの溶融した部分により固定される。

【0047】また、ICチップ4をマウントして導電性ペーストを硬化させた後に、絶縁インクで図1に示すようにコイルパターン2を跨いで接続パッド6aと6cとを繋ぐパターンを印刷し、前記パターンに重ねて導電性インクを印刷してジャンパー配線手段8とすることもできる。このようなジャンパー配線手段8を用いると、同様にカードの薄型化が実現でき、またインクの乾燥時間

が短いため生産性が向上する。

【0048】さらに図8に示すように、第1の基材1aには上記と同様にコイルパターン2を形成し、第2の基材1bには導電性ペーストを塗布してジャンパー配線手段8を設けた構成としてもよい。

【0049】具体的には、第1の基材1aは上記の（実施の形態）と同様にコイルパターン2を含む回路パターンを形成する。第2の基材1bには、図1に示すようにコイルパターン2を跨いで接続パッド6aと6cとを繋ぐ位置と対応する位置に導電性ペーストを塗布してジャンパー配線手段8を設ける。

【0050】そして、前記第1の基材1aと第2の基材1bとの間に接続パッド6a、6cと対応する位置に連通孔14の形成された絶縁フィルム13を介装して、第2の基材1bを第1の基材1aと貼り合わせて硬化する。

【0051】得られたICカードは、第1の基材1bの接続パッド6a、6cと、第2の基材1bのジャンパー配線手段8とが電氣的に接続されたものとなり、上記（実施の形態）におけるICカードと同様の効果が得られる。

【0052】なお、第1の基材1aと第2の基材1bとの間に介された絶縁フィルム13は複数枚設けられてもよく、多層化することによりコイルパターン2の巻き数を増やすことができ、このようにコイルパターン2の巻き数を増やすことによってコイルインダクタンスを大きくすることができる。

【0053】上記の各実施の形態におけるコイル3の接続ポイントPは、図9の(a)に示すようにICチップ4から引き出された電極パッドに直結した回路構成であると言えるが、このコイル3の接続ポイントPは図9の(b)に示すようにICチップ4から引き出された電極パッドに直結されていない場合でも、本発明は同様の効果を奏する。

【0054】図9の(b)に示す別の実施の形態では、ICチップ4とコイル3の間にはトラップ15が介装されており、このコイル3の接続ポイントPはICチップ4への信号ラインであると言える。ここで云うトラップ15は外部からコイル3に作用する不要周波数成分に対して高インピーダンスを示し、外部からコイル3に作用する目的周波数成分に対して低インピーダンスを示すフィルタ回路である。

【0055】また、上記の各実施の形態ではコイルパターンで基板に形成されたコイル3の配線を例に挙げて説明したが、基材に導電性ペーストにて回路パターンを印刷し、電極部が回路パターンと接続するよう未硬化の前記回路パターンの上にICチップを配置し、その後に前記導電性ペーストを硬化して部品を実装することによって、製造工程における熱処理の工程を削減する点だけに着目して実施する場合には、コイル3を基板上にパター

ンとして形成する必要がなく、線材を巻回して構成されたコイルを使用し、この線材を巻回して構成されたコイルの両端部を、前記導電性ペーストを硬化して部品実装が完了した後の基板の電気回路にハンダ付けなどの手法で電気接続することによってもICカードを構成することができる。

【0056】また、上記では硬化した回路パターンに線材を巻回して構成されたコイルの両端部を電気接続したが、硬化前の回路パターンにICチップとその他のチップ部品およびコイルの両端部を配置し、その後に回路パターンを硬化させて電気接続することによってもICカードを構成することができる。

【0057】

【発明の効果】以上のように本発明のICカードによると、効果前の導電性ペーストに部品を直接マウントし、その後に導電性ペーストを硬化することで、回路パターンを安定にすることに加え部品との電氣的接続の確保とが実現できるため、製造工程の削減が図れ、コストダウンが実現できる。また、異方導電性シートを設ける必要がなくなり、各種の部品の低温での実装が可能となり、また低抵抗化も実現できる。

【0058】さらに、ICチップの端子の間に複数本のコイルパターンを引き回す必要がなくなるため、端子間隔の小さな小型のICチップを使用することができ、ICカードの小型化が実現できる。

【図面の簡単な説明】

【図1】（実施の形態）におけるICカードの平面図

【図2】（実施の形態）におけるICカードの製造工程を示す図

【図3】（実施の形態）におけるコイルパターンの平面図

【図4】（実施の形態）におけるICチップの実装状態を示す模式図

【図5】（実施の形態）におけるジャンパー線の実装状態を示す模式図

【図6】（実施の形態）のICカードの仕上がり形状を示す模式図

【図7】（実施の形態）における別のICチップの実装状態を示す模式図

【図8】（実施の形態）における別のジャンパー線の実装状態を示す模式図

【図9】ICチップの入力回路とコイルと電氣的な接続形態の説明図

【図10】従来のICカードの仕上がり形状を示す模式図

【図11】従来の部品の実装工程を示す図

【図12】従来のICチップの実装工程を示す模式図

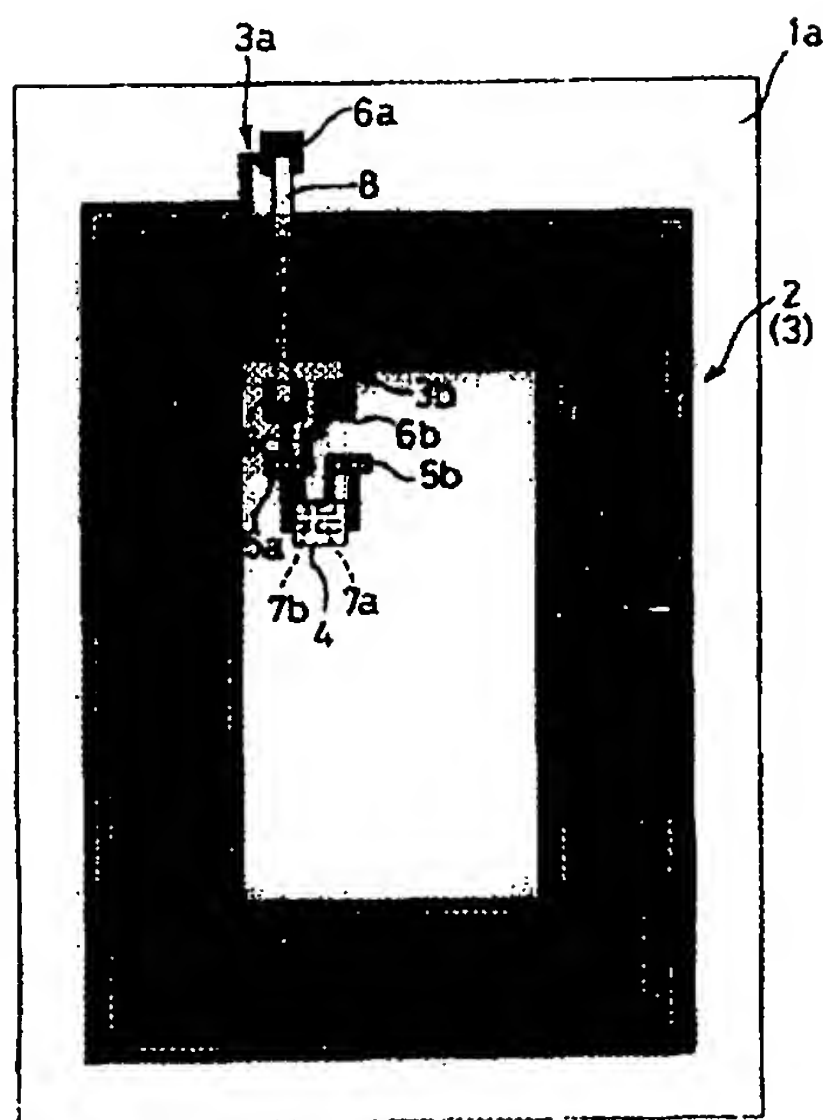
【図13】従来のICカードの仕上がり形状を示す模式図

【符号の説明】

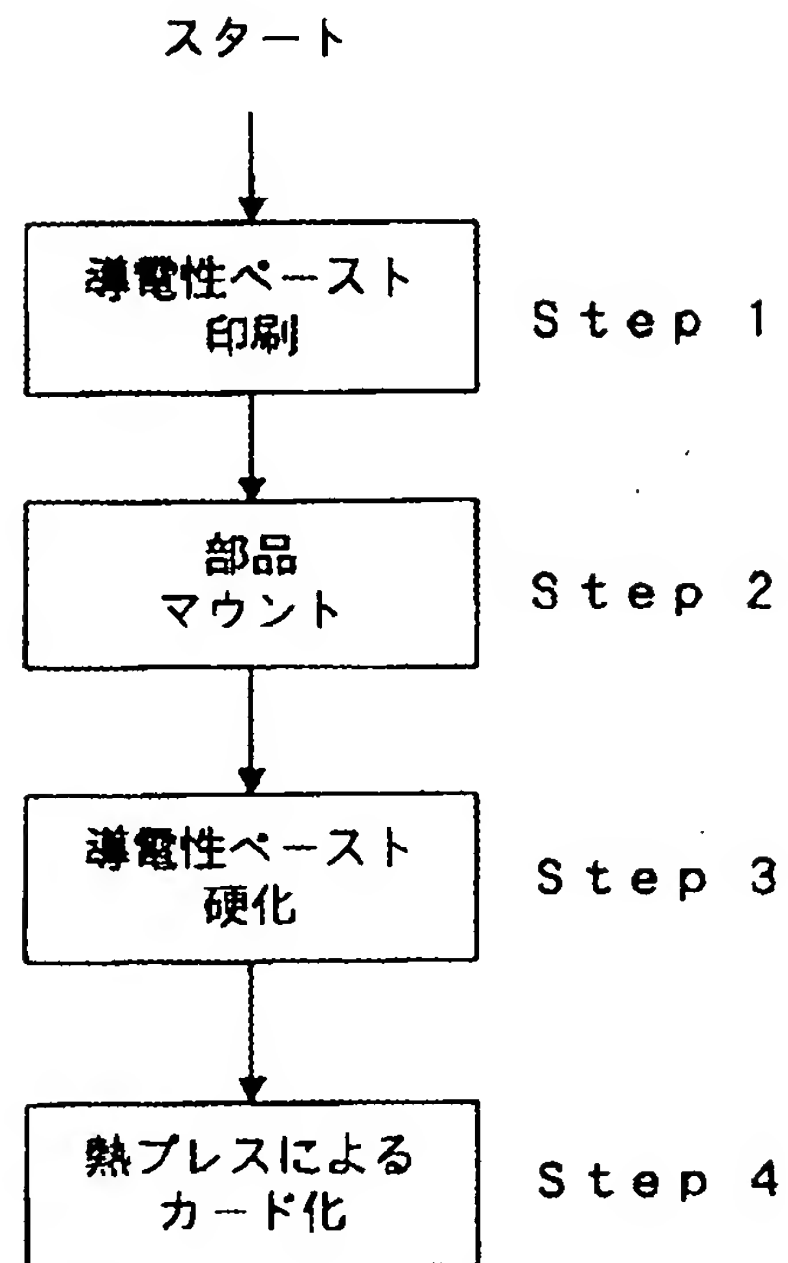
- 1a 第1の基材
- 2 コイルパターン
- 3a コイルの外周端
- 3b コイルの内周端
- 4 ICチップ
- 5a 電源用コンデンサ
- 5b 共振用コンデンサ
- 6 電極パッド

- 7a 第1の電極
- 7b 第2の電極
- 8 ジャンパー配線手段
- 9 接続パッド
- 10 バンプ
- 11 被覆部
- 12a, 12b 導電部

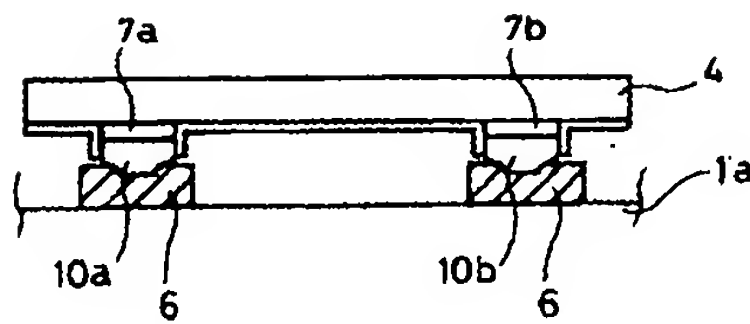
【図1】



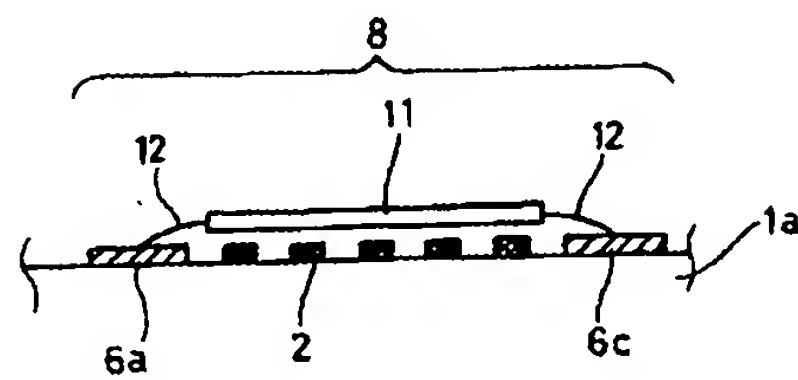
【図2】



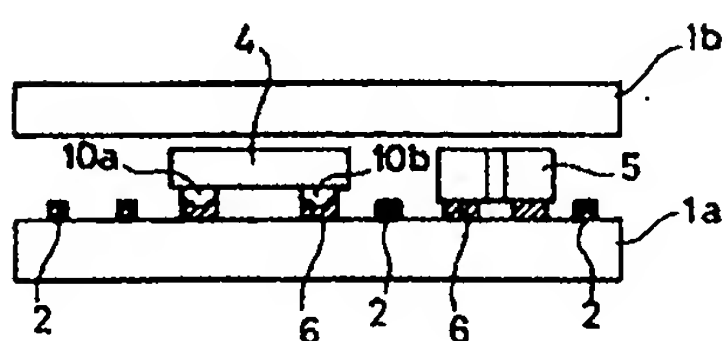
【図4】



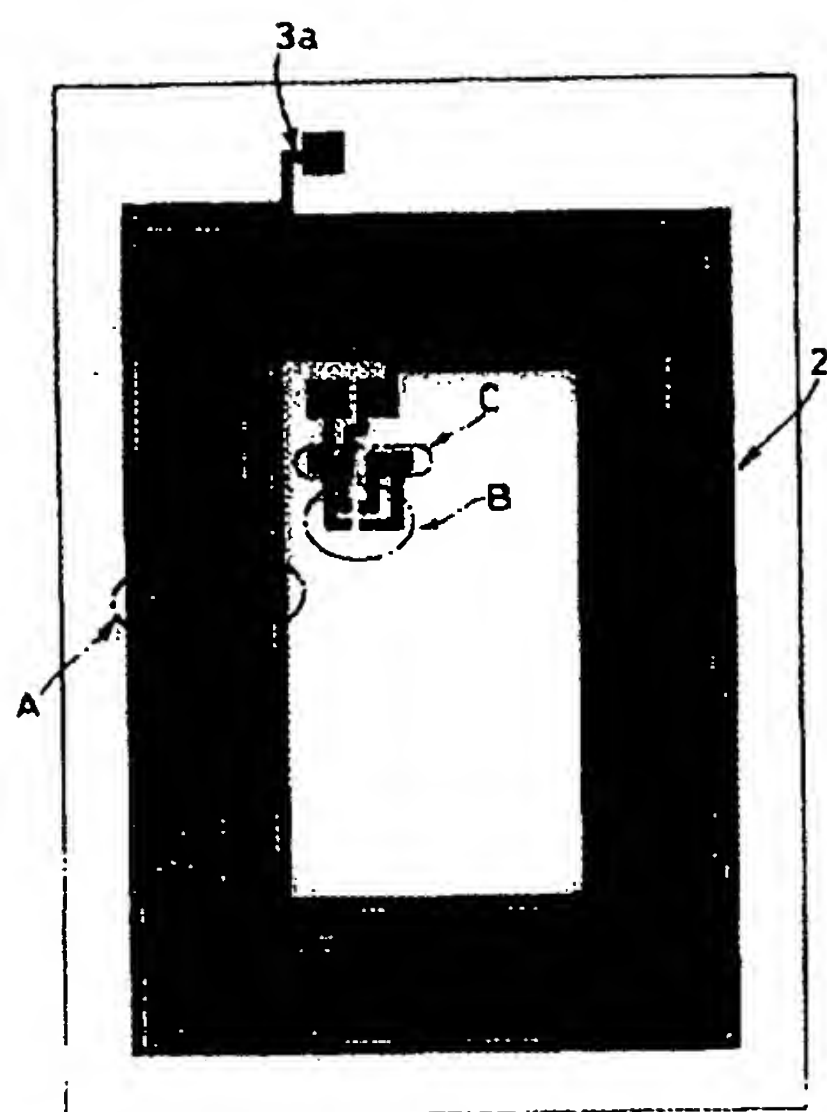
【図5】



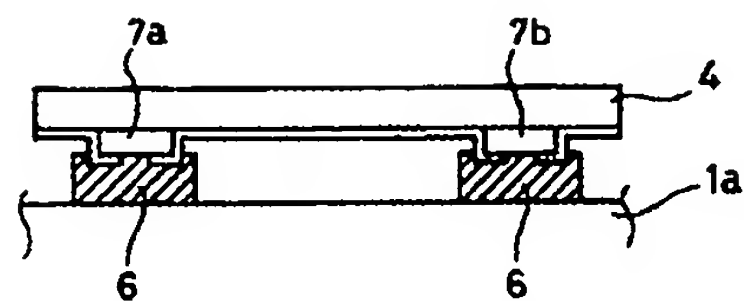
【図6】



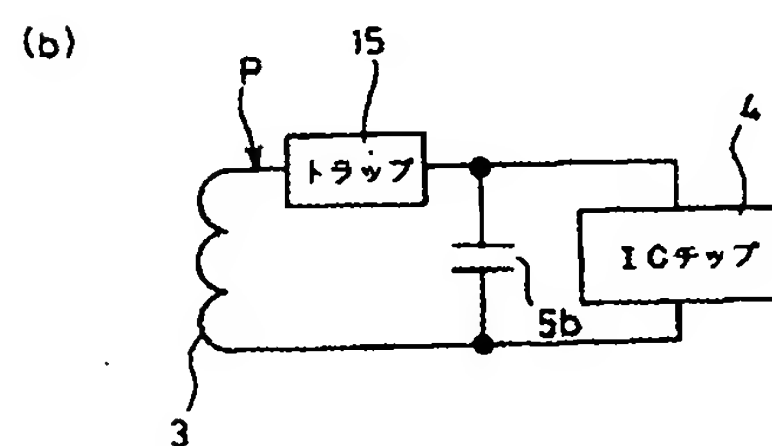
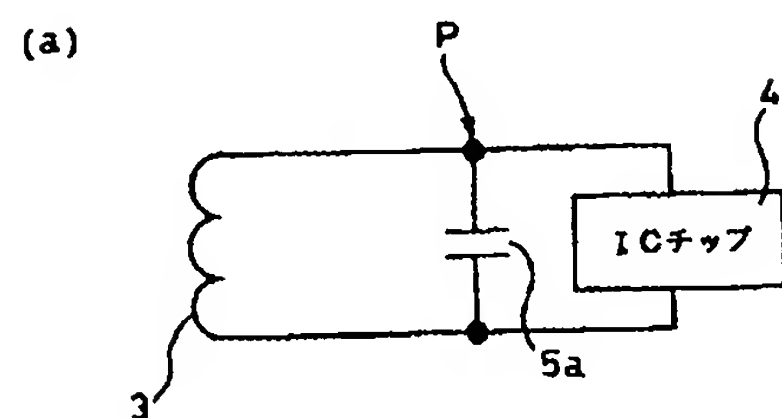
【図3】



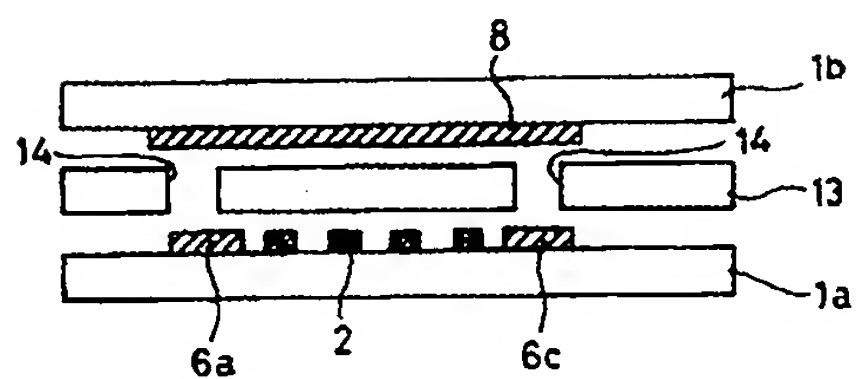
【図7】



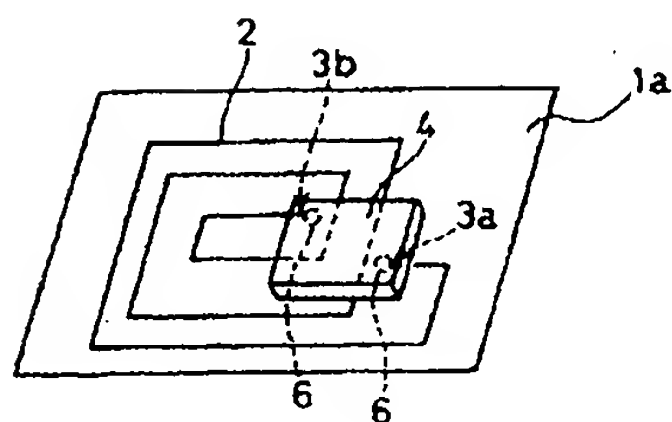
【図9】



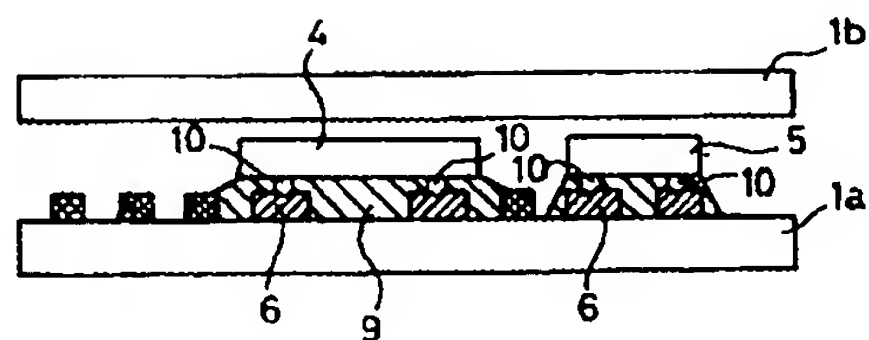
【図8】



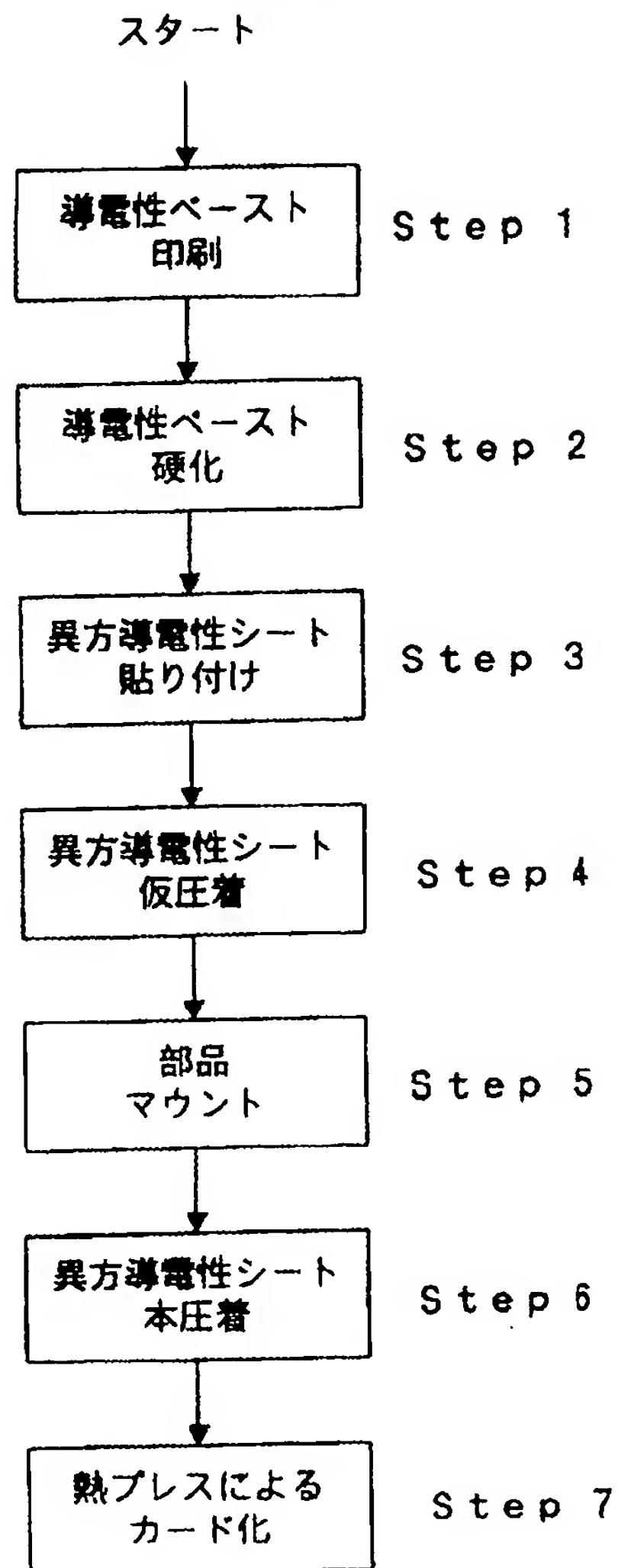
【図10】



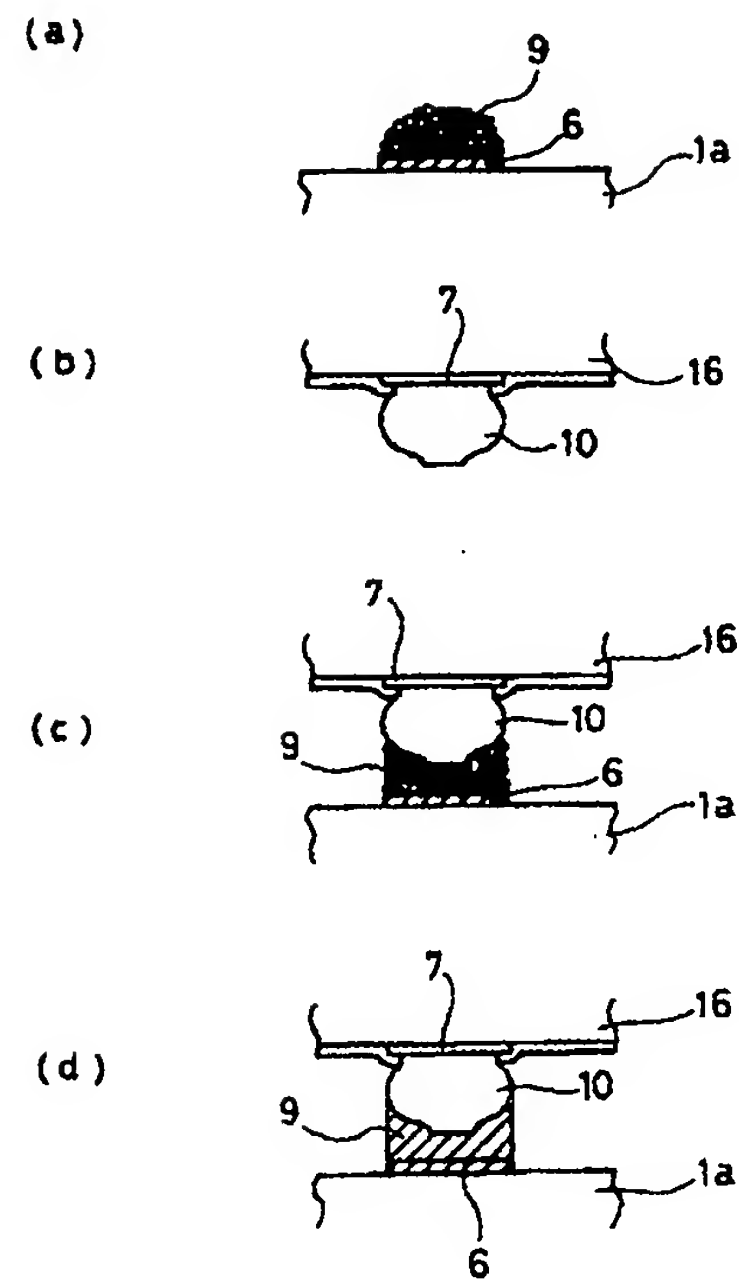
【図13】



【図11】



【図12】



フロントページの続き

(72)発明者 村上 慎司
大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72)発明者 原田 豊
大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72)発明者 塚原 法人
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 横枕 光則
大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(10)

特開平11-250214

(72)発明者 佐藤 健一
大阪府門真市大字門真1006番地 松下電器
産業株式会社内